

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2002152304 A**(43) Date of publication of application: **24.05.02**

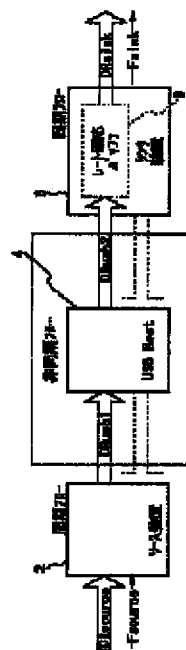
(51) Int. Cl.

**H04L 29/08**(21) Application number: **2001222047**(22) Date of filing: **23.07.01**(30) Priority: **24.07.00 AU 2000 8963**(71) Applicant: **NEC CORP**(72) Inventor: **SPENCE STEVEN DONALD  
NIKOLOV NIKOLAI  
LADYZHENSKI RUDOLF****(54) ADAPTIVE SYNCHRONIZATION METHOD AND SYSTEM****(57) Abstract:**

**PROBLEM TO BE SOLVED:** To provide another synchronous option which contains a non- synchronous source device and an adaptive sink device and is capable of recovering a clear feed forward clock.

**SOLUTION:** A data sink device connected to a data source device with a USB is adapted to the data source through an adaptive synchronization method which comprises a first step of enabling the buffer of the data sink device to receive data at an average data rate representing the data rate of the data source, a second step of determining a data level for the above buffer on the basis of the sizes of an input bucket and an output bucket, a third step of comparing a storage data level with the threshold level of the buffer, and a fourth step of correcting a clock frequency for the data sink when the storage data level exceeds the threshold level.

COPYRIGHT: (C)2002,JPO



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号  
特開2002-152304  
(P2002-152304A)

(43)公開日 平成14年5月24日(2002.5.24)

(51)Int.Cl.<sup>7</sup>  
H 0 4 L 29/08

識別記号

F I  
H 0 4 L 13/00

テマコード(参考)  
3 0 7 C 5 K 0 3 4

審査請求 未請求 請求項の数11 O L (全 8 頁)

(21)出願番号 特願2001-222047(P2001-222047)  
(22)出願日 平成13年7月23日(2001.7.23)  
(31)優先権主張番号 P Q 8 9 6 3 / 0 0  
(32)優先日 平成12年7月24日(2000.7.24)  
(33)優先権主張国 オーストラリア (AU)

(71)出願人 000004237  
日本電気株式会社  
東京都港区芝五丁目7番1号  
(72)発明者 スティーブン ドナルド スペンス  
オーストラリア国、マウントウェーバーリ  
ー、3149、レインボー コート 5  
(72)発明者 ニコライ ニコロフ  
オーストラリア国、ビクトリア州 3185、  
エルスターンウィック、パークサイド ス  
トリート 6/4  
(74)代理人 100102864  
弁理士 工藤 実 (外1名)

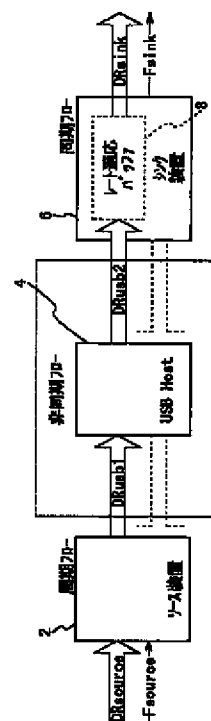
最終頁に続く

(54)【発明の名称】 適応同期化方法とそのためのシステム

(57)【要約】

【課題】 非同期ソース装置と適応シンク装置を含み、  
明らかなフィードフォワードクロック回復を可能とする  
他の同期オプションを提供すること。

【解決手段】 データシンク装置の、USBにより接続  
されたデータソース装置への適応同期化方法は、データ  
ソース装置のデータレートを表す平均データレートでデ  
ータシンク装置のバッファにデータを受信するステップ  
と、入力パケットサイズと出力パケットサイズに基づい  
て前記バッファに対するデータレベルを決定するステッ  
プと、前記バッファに対する蓄積データレベルとしきい  
値レベルとを比較するステップと、前記蓄積データレ  
ベルが前記しきい値レベルを超えるとき、クロック周波数  
を前記データシンクのために補正するステップとを具備  
する。



## 【特許請求の範囲】

【請求項1】 データソース装置のデータレートを表す平均データレートでデータシンク装置のバッファにデータを受信するステップと、  
入力パケットサイズと出力パケットサイズに基づいて前記バッファに対するデータレベルを決定するステップと、  
前記バッファに対する蓄積されたデータレベルとしきい値レベルとを比較するステップと、  
前記蓄積されたデータレベルが前記しきい値レベルを超えるとき、クロック周波数を前記データシンク装置のために補正するステップとを具備するUSBにより接続された前記データシンク装置の前記データソース装置への適応同期化方法。

【請求項2】 請求項1において、  
前記補正ステップは、基準レベルから前記しきい値レベルまでドリフトするように、前記蓄積されたデータレベルに対して要求される時間で除算される定数Kに等しい量だけ前記クロック周波数を補正するステップを具備する適応同期化方法。

【請求項3】 請求項1又は2において、  
前記補正するステップのあと予め決められた時間の間前記比較するステップと前記補正するステップを禁止するステップを更に具備する適応同期化方法。

【請求項4】 請求項3において、  
前記予め決められた時間は、前記ドリフト時間の3倍から5倍の間である適応同期化方法。

【請求項5】 請求項3又は4において、  
前記予め決められた時間は、前記データレベルが前記基準レベルを横切るか前記しきい値レベルの2倍を超えると、減少される適応同期化方法。

【請求項6】 請求項2乃至5のいずれかにおいて、  
前記基準レベルは、第1の測定周期を超えて測定されるレベルである適応同期化方法。

【請求項7】 請求項1乃至6のいずれかにおいて、  
前記比較するステップは、周期的に実行される適応同期化方法。

【請求項8】 請求項1乃至7のいずれかにおいて、  
前記しきい値レベルは最大データレベルジッターの3倍より大きいように設定される適応同期化方法。

【請求項9】 請求項1乃至8のいずれかにおいて、  
前記バッファの前記サイズは、前記しきい値レベルの3倍より大きいように設定される適応同期化方法。

【請求項10】 データシンク装置のデータソース装置への適応同期のためのシステムであって、  
ソース装置と、  
前記ソース装置にUSBにより接続されるシンク装置とを具備し、  
前記シンク装置は、前記ソース装置からの受信データを格納するためのバッファを実現するための回路を含み、

請求項1乃至9のいずれかに記載の方法を実行するシステム。

【請求項11】 USB結合ソース装置からデータを受信し、前記ソース装置からの受信データを格納するためのバッファを実現するための回路を含み、請求項1乃至9のいずれかに記載の方法を実行するシンク装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、クロック同期化方法とその方法を実行するためのシステムに関し、特にユニバーサルシリアルバス（USB）の出力クロックレートをUSBデータソース装置の入力クロックレートに適応的に同期化させることができる時間依存エンドポイントを使用する方法に関する。

## 【0002】

【従来の技術】 データソース装置とデータシンク装置を有する同期通信システムでは、一般に、データシンク装置からのデータ出力は、データソース装置へのデータ入力と同期している。しかしながら、データソース装置とデータシンク装置がUSBを介して接続されているときには、データソース装置での入力クロックは、USBのクロックと同期していない。従って、データシンク装置のクロックがUSBクロックに同期しているとしても、データシンク装置からのデータ出力をデータソース装置へのデータ入力に同期させることはできない。入力クロックと出力クロックとの間の差は、周波数ミスマッチとなり、後続のデータ処理に悪影響を与えている。

【0003】 高いデータ精度を必要としないシステムでは、そのような周波数ミスマッチとデータへの悪影響を許容することができる。同期が確立されていないUSBオーディオソース装置（例えば、CD）とUSBオーディオシンク装置（例えばスピーカ）を使用する低価格のオーディオアプリケーションでは、クロック周波数ミスマッチを吸収するようにオーディオ信号サンプルが放棄され、あるいは挿入されている。しかしながら、この場合、オーディオ的にはそれほど著しい品質の劣化はない。

【0004】 しかしながら、ビデオのようなリアルタイムISDNアプリケーションでは、クロック周波数のミスマッチによりデータが損失されると、サービスの質に著しい悪影響を及ぼす。クロック周波数のミスマッチは、画像のフリーズのような影響を生じ、したがって、全く許されるものではない。

【0005】 データ入力クロックとUSBクロックの間でクロック同期を達成するための技術は存在するが、USBクロックをある制限された精度範囲で同期させることができるにすぎないので、そのアプリケーション分野は限られている。

【0006】 ISDNを介して同期サービスを利用するためにUSBインターフェイスを使用する携帯電話を含

むアプリケーションのためには、非同期ソース装置と同期シンク装置に対するクロックマスタ化と呼ばれる方法が、同期化の可能選択肢である。この方法では、ソース装置はUSBホストのSOF（スタート・オブ・フレーム）の発生に影響を与え、ソース装置に同期して等時性（isochronous）データ転送が行われる。USBホストのSOFのレート（1ms）は、携帯電話のデータフレームレート（10ms）を追尾するように調整される。ISDNインターフェイスは、USBに同期化される（即ちSOFクロックにロックされる）シンク装置であり、携帯電話からISDNインターフェイスへのフレーム転送は同期化されることが可能である。ISDNクロック（即ち、1.430 192KHzビットクロック）はSOFクロックに同期化される。このとき、SOF調整分解能は1/12000ビット倍であり、ここでビット周期は1つの12MHzクロックサイクル即ち83ppmである。

【0007】クロック分解能が粗いので、ソース装置は、単一の最適なSOF周期を選択することができない。ソース装置としての携帯電話のクロックは、移動局ネットワークにロックされ、非常に正確であり、周波数エラーは83ppmに近い。周波数エラーのために、引き続きフレームドリフトが起きるときには、ソース装置は、SOFビット周期を上下に連続的にスイッチして同期化平均SOF周期を達成することが必要である。シンク装置は、83ppm（parts per million:パート・パー・ミリオン）のステップが受け付けられないとき、SOF周期の平均を追尾しなければならない。1.430インターフェイスは、±100ppmよりよいクロック正確さを要求し、クロックジッターは、十分に少なくな

なければならない。

【0008】この問題を克服するためには、補正レートより大きい周期を持つ周波数変化を積分する必要がある、その結果、シンク装置の周波数補正が適用されると、更に安定する。83ppmのエラーのため、約3秒ごとに1.430フレームスリップが起き、その結果、3Hz毎の補正レートと3秒の積分周期が可能な解決策となる。

【0009】クロックのマスタ化は可能であるが、クロックマスターとしてただ1つの装置が動作するという制限とクロック調整の精度が粗いという理由で、その結果は望まれるほどではない。多くのアプリケーションで、この同期方法を使用することができない。

【0010】

【発明が解決しようとする課題】従って、本発明の目的は、既知の同期方法あるいはシステムの欠点を克服し、改善された同期化方法とシステム、あるいはそれに代わるものを提供することである。

【0011】本発明の他の目的は、非同期ソース装置と適応シンク装置を含み、明らかなフィードフォワードク

ロック回復を可能とする他の同期オプションを提供することである。

【0012】

【課題を解決するための手段】この点で、本発明の1つの観点は、データシンクの、USBにより接続されたデータソースへの適応同期化方法を提供し、その方法は、データソースのデータレートを表す平均データレートでデータシンクのバッファにデータを受信するステップと、入力パケットサイズと出力パケットサイズに基づいて前記バッファに対するデータレベルを決定するステップと、前記バッファに対する蓄積されたデータレベルとしきい値レベルとを比較するステップと、前記蓄積されたデータレベルが前記しきい値レベルを超えると、クロック周波数を前記データシンクのために補正するステップとを具備する。

【0013】好ましくは、前記補正ステップは、基準レベルから前記しきい値レベルまでドリフトするように、前記蓄積されたデータレベルに対して要求される時間で除算される定数Kに等しい量だけ前記クロック周波数を補正するステップを具備する。

【0014】適応同期化方法は、前記補正するステップのあと予め決められた時間の間前記比較するステップと前記補正するステップを禁止するステップを更に具備する。前記予め決められた時間は、前記ドリフト時間の3倍から5倍の間である。好ましくは、前記予め決められた時間は、前記データレベルが前記基準レベルを横切るか前記数値レベルの2倍を超えると、減少される。

【0015】前記基準レベルは、第1の測定周期を超えて測定されるレベルであることが好ましい。前記比較するステップは、周期的に実行される。

【0016】前記しきい値レベルは最大データレベルジッターの3倍より大きいように設定されることが好ましい。好ましくは、前記バッファの前記サイズは、前記しきい値レベルの3倍より大きいように設定される。

【0017】本発明の他の観点は、データシンクのデータソースへの適応同期化のためのシステムを提供し、そのシステムは、ソース装置と、前記ソース装置にUSBにより接続されるシンク装置とを具備し、前記シンク装置は、前記ソース装置からの受信データを格納するためのバッファを実現するための回路を含み、上記方法を実行する。

【0018】また、本発明の他の観点は、USB結合ソース装置からデータを受信し、前記ソース装置からの受信データを格納するためのバッファを実現するための回路を含み、上記の方法を実行するシンク装置。

【0019】

【発明の実施の形態】以下に添付図面を参照して、本発明による適応クロック同期化システムについて詳細に説明する。

【0020】図1は、適応クロック同期化方法を実行す

るデータ転送システムの実施例のブロック図である。図1を参照して、データ転送システム1は、一般に、ソース装置2、USBホスト4、及びUSBを使用するシンク装置6とを具備する。USBホスト4は、USBホストアプリケーションを実行し、データは、ソース装置2からUSBホスト4を介してシンク装置6に送信される。こうして、適応クロック同期化が実行される。USBホスト4は、少なくとも1つのUSBポートを有するPCであってもよい。また、ソース装置2は、携帯電話であってもよく、シンク装置6は、以下に説明するように、ISDNへのインターフェイスあるいはビデオカードを有するコンピュータであってもよい。

【0021】ソース装置2は、DRsourceとして示される同期データフローレートを有し、ソース周波数はFsourceとして示されている。ソース装置2からUSBホスト4までのUSBsource-to-host平均データフローレートは、DRusb1として示され、USBホスト4からシンク装置6までのUSBhost-to-sink平均データフローレートは、DRusb2として示されている。ホストアプリケーションに基づいて、USBホスト4は、DRusb1=DRusb2=DRusbであるようにソース接続からシンク接続までのデータフローレートを確保し、制御する。シンク装置6からの出力データフローレートは、DRsinkで表され、シンク周波数はFsinkとして表されている。シンク装置6は、レート適応バッファ8を含み、そのバッファ8は、入力ストリームをレートDRusb2で受信し、出力ストリームをレートDRsinkで送信する。

【0022】シンク装置6は、バッファ8を実現するための回路構成を含み、同期化方法を実行する。例えば、回路構成は、マイクロプロセッサと同期化方法を定義する制御ソフトウェアを含んでいてもよい。バッファ8を構成するために使用される技術は公知であり、当業者には容易に明らかであろう。

【0023】以下に詳細に説明するように、適応クロック同期化方法は、シンク装置6のクロック周波数Fsinkを制御することにより、USBデータ配給レートDRusbにマッチするようにシンクデータレートDRsinkを調整することにより達成される。こうして、平均オーバータイムのときに、ソースデータフローレートDRsourceがUSBデータ配給レートDRusbに内在するとき、シンク装置6のソース装置2への同期化が達成される。

【0024】レート適応バッファ8の入力データストリームと出力データストリームとの間の差は、シンク装置データレベル17(USBからの入力フロー出力フロー)を士しい値レベルと比較することにより検出される。データレベル17は、シンク装置6により周期的にチェックされる。図3に示されるように、しきい値を超えると、データレベル17が基準レベルからしきい値レベルまでドリフトするのにかかった時間(Tdrift)の逆数に基づいて周波数補正が判定される。補正は、ドリフト

が反転するのを確保するために必要な値より約20%大きく設定され、周波数はソース周波数に向かって漸近する。再補正はドリフト周期(Tdrift)の5倍の期間禁止され、あるいはデータレベル17が基準レベルを横切るか、しきい値レベルの2倍を横切ると、早く終了される。これらのチェックはエラー条件を提供している。基準レベルは、データ転送が進行しているときに決定される。

【0025】フローレートマッチングプロセスは、100ppmよりよい値に、典型的には10ppm(これは、BRI ISDNの要求に合致する)より良い値に(FsourceからFsinkへの)マッチング周波数を実現し、ソース装置2とシンク装置6のデータレートがマッチングしていないとき起きるデータのオーバーランあるいはアンダーランの解消を実現している。

【0026】図2は、シンク装置6のレート適応バッファ8に保持されるデータのレベル17が時間的にどのように変化するかを示している。この例では、データは小さく、ラフには一定のパケットサイズ(Pi)で到達するように示され、より大きなパケットサイズ(Po)で固定レートで抽出されている。平均データレベル18はフローの不均衡を判定するための重要な因子である。データレベル17は、説明の目的のために大いに誇張されている。ISDNインターフェイスでは、50ppmのレート差は、約1秒に渡って1バイト分レベルを変化させる。

【0027】平均データ転送レベル18の典型的な振舞いが図3に示されている。2つのクロック補正点9と10が示されている。ドリフトのレートは、各補正で緩慢にされている。補正点に示されるオーバーシュートは、徐々に印加される補正により生じている。

【0028】クロック同期方法を実行するために、図1に示されるシステム1は、以下の特徴を有する。

- 1) データソース装置は、同期データフローレートDRsourceを持つ。
- 2) トランスポートジッターを平均から排除するように、十分に長い期間に渡って測定されたとき、DRusb=DRsourceである。
- 3) すべてのソース装置データはUSBホストに転送される。これは、データの再パケット化とUSBフレーム間でサイズが異なるが時間的には一定であるデータパケット(Pi)を含む。
- 4) USBトランスポートレートは、ソースデータレートより大きい。ソースデータ配給レートDRusbは、USBトランスポートレートと同じではない。DRusbは、USBシステムがソースにより提供されるデータをトランスポートするレートである。
- 5) ホストアプリケーションは、上記のように、DRusb1=DRusb2=DRusbであるように、ソース接続からシンク接続までのデータフローレートを予約し確保す

る。図1は、USBによりホスト4に接続されたソース装置2とシンク装置6を示している。しかしながら、そのもっとも簡略化された形において、必要となるのは、ソースレートDRsourceを意味するデータ配給レートDRusb2でデータを受信するシンク装置6である。

【0029】USBシステムは、ソースクロック（図示せず）とUSBクロック（図示せず）との間の位相シフトと、結果としての出力パケットサイズ（Po）変化によりデータ転送ジッター（即ちパケットサイズ（Pi）の変化）を招く。適応同期化方法は、この点を考慮し、データ転送をバッファし、長期間データ蓄積あるいはデータ削除だけをチェックし、シンク装置6を通過させて、データレートの不均衡を判定する。

【0030】図2に示されるデータレベル17の変化オーバertimeは、以下の因子の結合の結果である。

(1) スタート時（即ちクロック補正前）におけるFsinkとFsourceの差

(2) USBトランスポートジッター

(3)（同期化方法から生じる）シンク装置周波数ジッター

レート適応バッファ8が変動を収容するのに十分な（即ちオーバーフローやアンダーフローが起きない）ほど大きい限り、シンク装置6からの同期出力データフロー

$$ADL = \text{Reference\_level} + \sum_{i=0}^{\Delta T} (\text{Data\_input} - \text{Data\_output}) \quad (1)$$

即ち、 $ADL = \text{Reference\_level} + \Delta DL$ ここで、Reference\_levelは、基準（あるいは初期）データレベルであり、Data\_inputは、データ入力フローであり、Piが入力パケットサイズであるとき、 $\Sigma Pi$ で表され、Data\_outputは、データ入力フローであり、Poが入力パケットサイズであるとき、 $\Sigma Po$ で表され、 $\Delta DL$ は、蓄積データレベルの変化である。

【0034】基準データレベルは一定であるので、蓄積されたデータレベルの変化だけがクロック補正に関係す

$$\Delta DL = \sum (\text{Freq\_difference\_level\_drift} + \text{Packet\_del/extr\_jitter}) \quad (2)$$

ここで、Freq\_difference\_level\_driftは、データレベルの変化であり、Packet\_del/extr\_jitterは、ソースデータフローとシンクデータフローによるジッターである。

【0037】第2要因、即ちジッターは、データレベル17の測定と、均衡を達成するために要求される周波数補正の計算とにおいて、エラーを引き起こす。ジッターの影響を最小限にするために、USBデータ転送パケットサイズは、できるだけ小さく保たれるべきであり、データレベル測定は、大きなパケットサイズ（PiまたはPo）でインターフェイスに配給し、あるいはそれから引き出すソース装置あるいはシンク装置インターフェイスに同期されるべきである。

【0038】適応クロック同期化方法を、BRISDNアダプタ又はインターフェイスであるUSBシンク

は、インターラプト無しに維持されることができる。均衡時のデータフローは、入力データ量－出力データ量の値が時間に関して一定のままであることを要求し、その結果、(a) データレベルが増加すれば、 $F_{\text{source}} > F_{\text{sink}}$ であり、 $F_{\text{sink}}$ が増加される必要があり、(b) データレベルが減少すれば、 $F_{\text{sink}} > F_{\text{source}}$ であり、 $F_{\text{sink}}$ が減少される必要がある。

【0031】逆方向でのデータフローバランスは、ソース装置2とシンク6の両方におけるクロックの送信と受信との間の同期化の結果として同時に生じる。

【0032】図2に示されるように、データレベル17は、一定に変化する。フロー不均衡（そして、クロック周波数差）が存在するか否かを判定するために、データレベルの変化の傾向を判定する必要がある。これは、データレベルの変化、即ちデータ入力フロー－データ出力フローの和を蓄積することにより行われる。データ入力フローは、バッファ8により受信されるパケットの合計サイズであり、データ出力フローは、バッファ8から出力されるパケットの合計サイズである。

【0033】時間（ $\Delta T$ ）に渡って蓄積されたデータレベル（ADL）は、数学的に以下のように表される。

【数1】

る。

【0035】蓄積データレベル（ $\Delta DL$ ）は以下の要因により変化する。

(i) ソース装置2とシンク装置6の間の周波数差、及び(ii) データ入力フローとデータ出力フローの離散的な性質によるトランスポートジッター。

【0036】こうして、蓄積データレベルの変化は、以下のように定義されることができる。

【数2】

装置6と携帯電話であるUSBソース装置2を用いて説明する。携帯電話は、10msフレームでビデオデータのような入力データを受信する（80バイトのデータ）。（ソースデータとして）USB上でトランスポートされるとき、データフレームは、9つの1msの等時性USBフレーム（図示せず、見かけ上11バイトフレーム）上で拡散され、10msフレーム（80バイト）としてシンク装置6により読み出される。データレベル測定は、シンク装置6でのデータ引き出しに同期され、11バイト（USBソースパケット）のジッターとなる。データレベル測定が同期されていないと、ポテンシャルジッターは91バイト（USBソースパケット＋シンクパケット）となり、受け入れがたい。

【0039】蓄積データレベル（ $\Delta DL$ ）の変化を引き起こす第1因子は、上記のソース－シンク間周波数差によ

るものである。Freq\_difference\_level\_drift（データレベル変化）の周波数差への関係は、以下のように導き出せる。

【数3】

$$\Delta DL \propto F_{source} - F_{sink}$$

$$\Delta DL = K \times \int_0^{\Delta T} (F_{source} - F_{sink}) dt$$

$$\Delta DL = K \times \Delta T \times (F_{source} - F_{sink}) \quad (3)$$

ここで、 $\Delta T$ は、測定周期であり、 $K$ は、システム設計定数である。

【0040】周波数補正值（ $F_{corr}$ ）はソース周波数とシンク周波数の差（ $F_{source} - F_{sink}$ ）に等しく、式

【3】を再構成し、データレベル17を適切なエラー検出しきい値に設定し、図3に示されるように、データレベル17が基準レベルから正あるいは負のしきい値レベルにまでドリフトするのにかかる時間に $\Delta T$ を設定することにより、以下の式【4】のように決定される。

【数4】

$$F_{corr} = \text{Threshold\_level} / (K \times T_{drift}) \quad (4)$$

従って、周波数補正值は、データレベル17が基準レベルからしきい値レベルまでシフトするのにかかる時間を測定することにより決定される。これを行う際の主因子は、データレベルとその変化を正確に測定することである。一例として、USBストリームとISDNインターフェイスに対するパラメータの適切な組と同期化方法を以下に説明する。

【0041】しきい値レベルは、平均バツファレベルの意味ある／検出可能な変化を表すレベルである。これは、好ましくは、(i) レート適応バツファ8のサイズを最小にするようにできるだけ低く、及び(ii) 周波数補正の正確さへのジッターエラーの影響を減らすようにできるだけ高いことが必要である。

【0042】ジッターは、しきい値を早く超えさせ、周波数補正值が不正に計算される原因となる。(式4に示されるように) 補正因子が逆比例するので、 $T_{drift}$ が小さく測定されると過剰補正となる。これは、フロドリフトが反転され、周波数エラーの大きさが減少され、その結果連続的な補正がエラーを0に近づける限り受け入れ可能である。過剰補正は、周波数エラーの収束レートに影響を与えるだけであり、データ転送の質には影響しない。従って、50%のジッターによる最大過剰補正が薦められる。これは、100%限界以下であることが好ましく、その限界にわたってシンク装置周波数がソース装置周波数から発散する。

【0043】しきい値レベルは、ジッターが50%以上の過剰補正を引き起こさないように決定され、設定される。しきい値レベルは、以下のように式【4】から決定される。

ジッター無しで、 $F_{corr} = \text{Threshold\_level} / (K \times T_{drift})$

ジッターありで、 $F_{corr\_j} = \text{Threshold\_level} / (K \times T_{drift\_j})$

50%過剰補正では、即ち $F_{corr\_j} / F_{corr} = 1.5$ では、 $T_{drift} / T_{drift\_j} = 1.5$ であり、あるいは $T_{drift\_j} = (2/3) T_{drift}$ である。

【0044】これは、ジッターレベルがしきい値レベルの30%であるとき起きる。従って、しきい値レベルは、ジッターレベルの少なくとも3倍でなければならない。

【0045】データレベルは、処理要求を最小にするように、しきい値レベルと周期的に（各監視周期で）比較される。

【0046】ISDNの例では、USBパケットサイズは、見かけ上11バイトであり、最大ジッターエラーも11バイトであり、しきい値レベルは33（ $= 3 \times 11$ ）バイトであり、モニター周期は1秒である。

【0047】データレベルは（以下の式【5】に基づいて）1秒=1.25バイトに渡って100ppmの最大周波数エラーにより変化する。補正応答は、1秒の監視周期だけ実行されない。

【0048】クロック補正は、蓄積データレベルの変化（ $\Delta DL$ ）が（絶対値で）しきい値レベルと等しくなくなか、あるいはそれを超えるとき行われる。周波数補正值 $F_{corr}$ が決定され、シンク装置クロック $F_{sink}$ が $F_{corr}$ だけ調整され、データレベルが基準レベルに向かって漸近するのを可能とする期間、更なる補正は禁止される。

【0049】補正值 $F_{corr}$ は、式【4】から導かれるそれより20%多くなっていて、計算エラーを吸収し、フロー不均衡が反転されるのを確保する。過剰補正因子は、実行依存性である。それは、実行結果として計算エラーを超えなければならないが、データレベルジッターによる結果である（100%-過剰補正）を超えるべきではない。同期化方法は、シンク装置周波数 $F_{sink}$ をある値に漸近させ、その値は、実際のソース装置周波数 $F_{source}$ より僅かに高い周波数と僅かに低い周波数の間でゆっくりと動きまわる。これは、また、クロック設定分解能の限界を収容するように行われる。この方法は、±しきい値レベルと最小補正值の使用により動作する。

【0050】ISDNの例では、最小調整は±1ppmである。また、最大補正は、I.430の要求に合致するように±100ppmに制限される。

【0051】シンク装置クロック周波数調整レートは、受付可能な出力クロックジッターを提供するように制限されている。ISDNの例では、調整レートは10msにつき1ppmに制限されている。

【0052】補正禁止期間は、補正が実行される時間を確保するように採用されている。この補正の禁止期間は以下の目的・理由のため必要とされる。

(a) 平均データレベルがしきい値-最大ジッター以下になるまでに、ジッターは、データレベル値がしきい値を再び横切らせる。

(b) 制限されたクロック調整レートは、フル補正が起きる前に、データレベルが更に増加するようにさせる。

(c) 補正により反転されるが、フロー不均衡は大きさにおいて減少され、しきい値レベルから基準レベルにまでデータレベルが減るのにかなりの時間が必要である。

【0053】 禁止期間は、 $3 \times T_{drift}$ と $5 \times T_{drift}$ の間に設定され、基準レベルかしきい値レベルの2倍が横切られると直ちに終了される。5の係数は、周波数補正が20%だけ見かけ上過剰補正されるためである。こうして、データレベルが基準レベルまで戻るための時間は、 $T_{drift}/0.2$ である。データレベルがしきい値の1/2未満のレベルにまで減少したことを確認し、ジ

$$K = \Delta DL / (\Delta T \times (F_{source} - F_{sink})) = 1 / (125 \times 1) = 1/125 s^{-1} ppm^{-1}$$

Kを置換すると、式[4]は、

$$F_{corr} = 125 \times \text{Threshold} / T_{drift} \quad ppm \quad (5)$$

ここで、 $T_{drift}$ は秒単位である。

【0055】 ISDNでは、シンク装置クロックは、レート適応バッファ8をモニターし、 $F_{corr}$ を決定するために本発明の同期化方法を実行するマイクロプロセッサからのデジタル-アナログ変換器(DAC)により制御される電圧制御発信器(VCO)として実現される。VCOは、 $\pm 100 ppm$ の周波数を調整するように $\pm 2V$ の入力レンジを有する。そこで、5VのDACレンジでは、1ビットは、 $0.98 ppm$ の周波数を調整する。20%の過剰補正を含めて、定数Kは、 $153.6 (125 \times 1.2 / 0.98)$ となり、DAC出力補正值(DACout)は、 $DACout = 153.6 \times \text{Threshold} / T_{drift}$  ビット/ppmである。

【0056】 添付図面を参照して説明された本発明の範囲を離れることなく、多くの変形例が当業者には明らかであろう。

【0057】

【発明の効果】 フィードバック技術、フィードフォワード

ッターが偽再補正を引き起こさないとき、係数は、3位低くされてもよい。終了条件は、ジッターによる付加的な過剰補正とソース装置周波数 $F_{source}$ の変化とを収容するように含まれる。

【0054】 式[3]のシステム設計定数Kは、このアプリケーションでは、 $\Delta T$ 、 $(F_{source} - F_{sink})$ 、及び $\Delta DL$ を既知の値に設定することにより決定される。例えば、 $64 Kbps$  データストリームでは、1バイトデータは、 $125 \mu s$  毎に送信される。周波数エラー

( $F_{source} - F_{sink}$ ) が  $1 ppm$  であるとする、データレベルは  $125 \mu s / 10^{-6} = 125$  秒で1バイトだけ増加する。そこで、式[3]で $\Delta T = 125$ を設定することにより、

【数5】

ド技術、あるいは追加的なクロック信号無しでユニバーサルシリアルバス(USB)の出力クロックレートをUSBデータソース入力クロックレートに適応的に同期させることができる。

【図面の簡単な説明】

【図1】 図1は、適応クロック同期化方法を実行するデータ転送システムの実施例のブロック図である。

【図2】 図2は、図1に示されるシステムのシンク装置におけるデータレベルの時間に関するグラフ図である。

【図3】 図3は、図1に示されるシステムのシンク装置における平均シンクデータレベルの時間に関するグラフ図である。

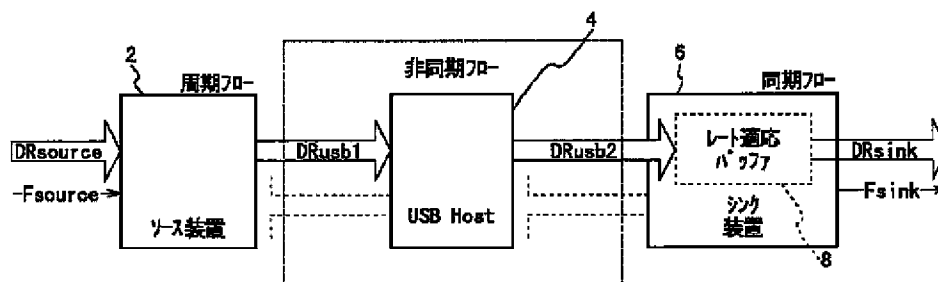
【符号の説明】

2 : ソース装置

4 : USBホスト

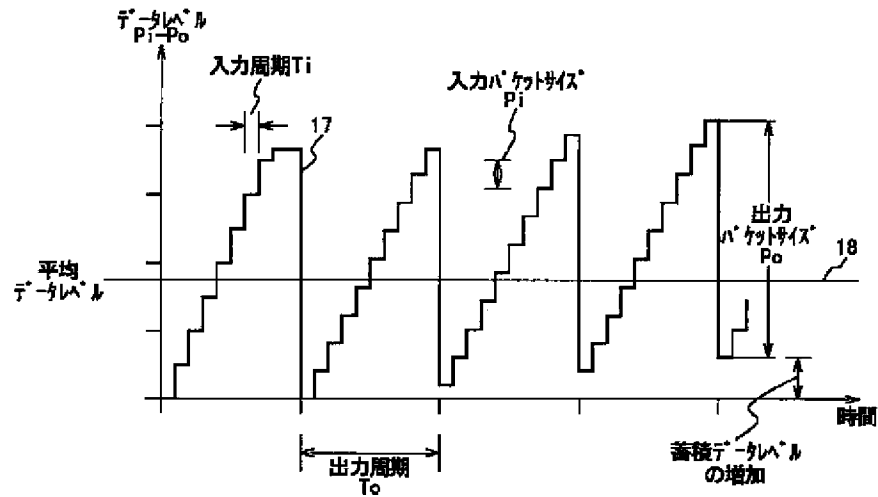
6 : シンク装置

【図1】

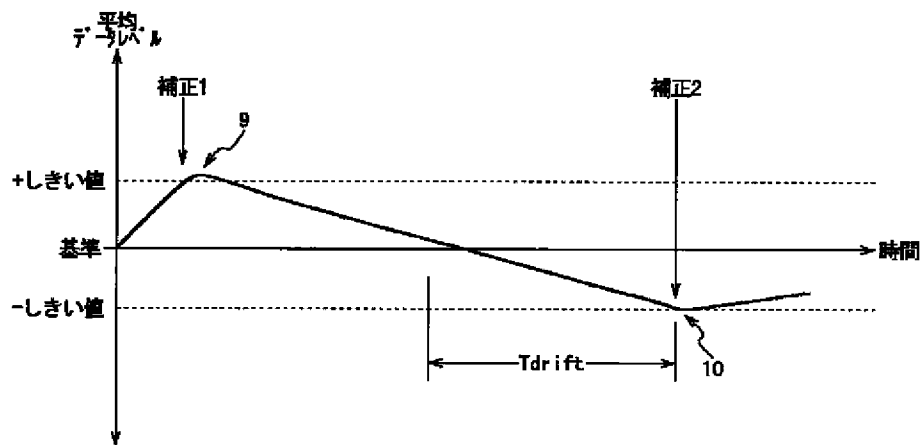




【図2】



【図3】



フロントページの続き

(72)発明者 ルドルフ ラディンスキ  
オーストラリア国、メルボルン、オークレ  
イ イースト 3163、マクリナ ストリー  
ト 2/5

Fターム(参考) 5K034 AA05 CC02 FF12 HH45 HH50  
MM08